Doppelgate-Vierpol-Halbleiterbauelement mit finnenförmigem Kanalgebiet

Angebot Nr.	19-05
Stand	September 2026

Hintergrund

Die Miniaturisierung von Feldeffekttransistoren treibt die Weiterentwicklung moderner Halbleiterbauelemente maßgeblich voran. Um die Integrationsdichte zu erhöhen, wurden dreidimensionale FinFET-Strukturen etabliert, bei denen eine Gate-Elektrode ein finnenförmiges Kanalgebiet dreiseitig umschließt.

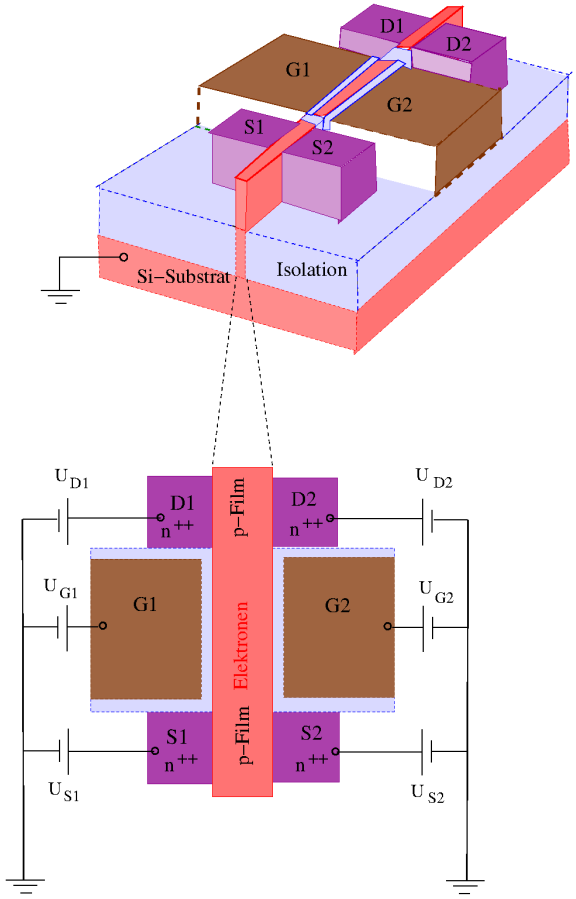
Allerdings stößt die weitere Verkleinerung herkömmlicher Transistoren zunehmend an physikalische Grenzen, während gleichzeitig der Funktionsumfang einer einzelnen Struktur limitiert bleibt. Für zukünftige Logikschaltungen besteht daher die Herausforderung, eine höhere Packungsdichte mit erweiterten, flexibleren elektronischen Schaltmöglichkeiten auf engstem Raum zu kombinieren.

Beschreibung

Die Erfindung betrifft ein Doppelgate-Vierpol-Halbleiterbauelement, das zwei unabhängig voneinander steuerbare Leitfähigkeitskanäle innerhalb eines einzigen finnenförmigen Kanalgebiets ausbildet. Die Vorrichtung umfasst ein Substrat, eine isolierende Deckschicht sowie das finnenförmige Kanalgebiet aus einem dotierten Halbleitermaterial eines ersten Leitfähigkeitstyps. Entlang der Längsseiten des Kanalgebiets sind sich zwei gegenüberliegende Gate-Elektroden angeordnet, die durch dünne Oxidschichten elektrisch vom Kanal isoliert sind. An den beiden Enden des Kanals befinden sich jeweils zwei separate Kontaktgebiete eines zweiten Leitfähigkeitstyps. Durch diese vier getrennten Anschlüsse lassen sich bei geeigneter Verschaltung zwei vollwertige Feldeffekttransistoren realisieren, die sich dasselbe Kanalgebiet teilen.

Der technologische Kern der Vorrichtung liegt in der präzise dimensionierten Querausdehnung des Kanalgebiets, die typischerweise zwischen 5 nm und 20 nm liegt. Wird eine unterschiedliche Betriebsspannung an die Gate-Elektroden angelegt, verschieben sich die Ladungsträger so, dass zwei räumlich getrennte Leitfähigkeitskanäle entstehen. Diese Kanäle sind in Querrichtung durch ein nicht-leitendes Barrieregebiet isoliert. Sinkt die angelegte Querspannungsdifferenz auf wenige Millielektrodenvolt, ermöglicht die Struktur über einen transversalen, resonanten Tunneleffekt eine hocheffektive Kopplung der Kanäle. Ein angepasstes Dotierungsprofil, welches im oberen Höhenabschnitt des Kanals undotiert bleibt, verhindert dabei unkontrolliertes Übersprechen. Das Bauteil lässt sich direkt in hochintegrierten CMOS-, NMOS- oder PMOS-Logikschaltungen, wie beispielsweise kompakten NAND-Gattern, einsetzen.

Referat Patente und Lizenzen
Zentralcampus Cottbus: +49 (0) 355 69 3535
www.b-tu.de/transfer/patente-lizenzen
patente@b-tu.de



Details / Vorteile

Höhere Packungsdichte
Enorme Energieeffizienz
Unabhängige Kanalkontrolle
Volle CMOS-Kompatibilität

Anwendungsfälle

Ultra-kompakte Logikgatter
Niedrigenergie-Schaltkreise
Quantenmechanische Schalter
Bi-Feldeffekttransistoren

Schutzrecht

DE102021107880.6

Angebote

- Ausgründung
- FuE-Kooperation
- Lizenzierung

Kontakt

Mike König
Platz der Deutschen Einheit 1
03046 Cottbus
Hauptgebäude, Zentralcampus
Raum HG 2.39

T +49 (0) 355 69-3535
E patente@b-tu.de